

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-095264
 (43)Date of publication of application : 29.03.2002

(51)Int.Cl.

H02M 7/48
 H02M 7/5387
 H02P 7/63

(21)Application number : 2000-281125
 (22)Date of filing : 18.09.2000

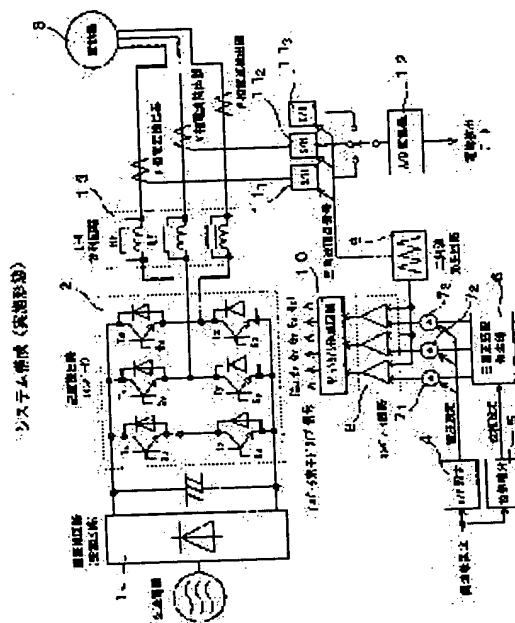
(71)Applicant : MEIDENSHA CORP
 (72)Inventor : WATANABE KATSUYUKI

(54) PWM INVERTER

(57)Abstract:

PROBLEM TO BE SOLVED: To solve the problem that a conventional method generates an LC resonance phenomenon from wiring inductance and stray capacitance because it takes current driving a motor as a sample at the summit of a triangular wave signal with a voltage type PWM inverter before current detection.

SOLUTION: An L-R parallel circuit 13 consisting of L_f and R_f is inserted into a wiring between the output terminal of the inverter 2 and the motor 3 to pass a high-frequency component through R_f side to increase the damping rate of a series resonance circuit consisting of the wiring inductance L_0 and stray capacitance C_0 . Thus, the rate of surge current by LC resonance included in inverter output current is decreased, thereby extracting a fundamental wave current component satisfactorily.



LEGAL STATUS

- [Date of request for examination]
- [Date of sending the examiner's decision of rejection]
- [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
- [Date of final disposal for application]
- [Patent number]
- [Date of registration]
- [Number of appeal against examiner's decision of rejection]
- [Date of requesting appeal against examiner's decision of rejection]
- [Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-95264
(P2002-95264A)

(43) 公開日 平成14年3月29日 (2002.3.29)

(51) Int.Cl. ⁷	識別記号	F I	テ-マ-ト* (参考)
H 0 2 M 7/48		H 0 2 M 7/48	F 5 H 0 0 7
7/5387		7/5387	Z 5 H 5 7 6
H 0 2 P 7/63	3 0 2	H 0 2 P 7/63	3 0 2 K
			3 0 2 G

審査請求 未請求 請求項の数 4 O L (全 10 頁)

(21) 出願番号 特願2000-281125 (P2000-281125)

(22) 出願日 平成12年9月18日 (2000.9.18)

(71) 出願人 000006105

株式会社明電舎

東京都品川区大崎2丁目1番17号

(72) 発明者 渡邊 勝之

東京都品川区大崎2丁目1番17号 株式会社

明電舎内

(74) 代理人 100062199

弁理士 志賀 富士弥 (外1名)

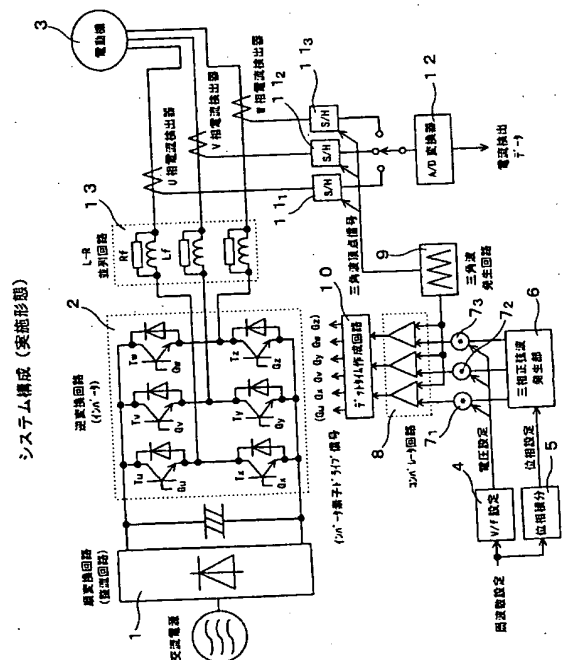
最終頁に続く

(54) 【発明の名称】 PWMインバータ

(57) 【要約】

【課題】 電圧形PWMインバータで電動機を駆動する電流を三角波信号の頂点でサンプリングして電流検出するのでは、配線のインダクタンスと浮遊容量でLC共振現象が発生し、電流検出が難しくなる。

【解決手段】 インバータ2出力端と電動機3との間の配線に L_r と R_r のL-R並列回路13を挿入し、高周波成分を R_r 側に流すことで配線のインダクタンス L_o と浮遊容量 C_o で構成される直列共振回路の減衰率を大きくする。これによりインバータ出力電流に含まれるLC共振によるサージ電流の割合を小さくすることで、基本波電流成分を良好に抽出できるようにする。



【特許請求の範囲】

【請求項 1】 PWM波形でゲート制御される電圧形インバータから配線を通して電動機に電流を供給し、前記配線に設けた電流検出器の検出電流から PWM波形のキャリア信号になる三角波の頂点でサンプリングして出力電流を検出する PWMインバータであって、前記配線の各相にインダクタンス L_f と抵抗 R_f の L-R 並列回路をそれぞれ挿入し、前記 L-R 並列回路のインダクタンス L_f と抵抗 R_f は、前記配線のインダクタンス L_o と浮遊容量 C_o で構成される直列共振回路の減衰率を大きくする定数にした構成を特徴とする PWMインバータ。

【請求項 2】 前記 L-R 並列回路の定数は、 $R_f = Z_o = \sqrt{L_o / C_o}$ 、 $L_f \geq 2 * L_o$ としたことを特徴とする請求項 1 に記載の PWMインバータ。

【請求項 3】 前記 L-R 並列回路のインダクタンス L_f 側の電流を検出し、インバータの基本波電流成分を抽出する構成を特徴とする請求項 1 または 2 に記載の PWMインバータ。

【請求項 4】 前記 L-R 並列回路のインダクタンス L_f の鉄心にホール素子を組込み、電流検出器と兼用した構成を特徴とする請求項 3 に記載の PWMインバータ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、運転周波数範囲の広い電動機駆動用の電圧形 PWMインバータの出力電流の検出によって過負荷保護等を行う PWMインバータに係り、特に負荷電流を検出するためのインバータと電動機の配線回路に関する。

【0002】

【従来の技術】電圧形 PWMインバータで、誘導電動機やダンパ巻線付き永久磁石電動機を運転する場合のシステム構成を図 5 に示す。同図の制御装置は、マイクロコンピュータやロジック IC を用いたデジタル回路で構成され、電圧と周波数の制御には三角波と正弦波の比較方式とする場合である。

【0003】同図において、順変換回路 1 には直流電力を得、電圧形にされる逆変換回路（インバータ）2 によって周波数及び電圧の比（ V/f ）を一定にした交流出力を得、電動機 3 を駆動する。

【0004】制御装置は、周波数設定信号から V/f 設定回路 4 により一定比にした電圧設定値を得、位相積分回路 5 により位相設定値を得、三相正弦波発生部 6 では位相設定値に応じた周波数で一定振幅の三相正弦波を発生し、乗算器 7₁～7₃ では三相正弦波にそれぞれ電圧設定値を乗じることによりその振幅を調節し、コンパレータ回路 8 により三角波発生回路 9 からの三角波（キャリア信号）との大小を比較し、コンパレータ回路 8 には PWM波形のゲート信号を得、これらゲート信号はデットタイム作成回路 10 により互いに同時 ON を無くした P

WM波形を得、逆変換回路 2 の各スイッチング素子 $T_U \sim T_Z$ のゲートドライブ信号を得る。

【0005】このような V/f 一定制御方式で単純に運転する場合でも、PWMインバータや電動機の過負荷保護等の目的で出力電流を検出することが一般的である。運転周波数範囲の広い電動機駆動用の PWMインバータでは、直流分の検出も可能なホール素子を用いた電流検出器をインバータ出力端に設け、出力電流の基本波成分を比較的低速な A/D 変換器で取り込むことができるようにサンプルアンドホールド回路 11₁～11₃ を用意し、三角波発生回路 9 からの三角波の頂点（山 or 谷）のタイミングをサンプリングタイミングとして各相の出力電流をサンプリングし、各サンプリング値は A/D 変換器 12 により次の三角波頂点が来る前までに A/D 変換を実行する。

【0006】この電流検出方法は、 T_u 、 T_v 、 T_w の上側 3 素子が全 ON 状態か、 T_x 、 T_y 、 T_z の下側 3 素子が全 ON 状態となる、出力電圧が零の状態の電流値を取り込もうとするもので、出力電流経路にインバータ直流電圧源が入らないため、スイッチングに伴う電流の脈動成分が小さく、基本波成分を良好に抽出することが可能である。図 6 にインバータ出力電流波形と線間電圧波形および三角波と相電流との関係を示す。

【0007】

【発明が解決しようとする課題】図 6 の波形は、インバータ出力端と電動機 3 との間に配線がないか、もしくは極端に短い配線での波形を示すものであるが、実際にはインバータ出力端と電動機を接続する配線にはインダクタンス（ L_o ）と浮遊容量（ C_o ）が存在し、インバータ素子のスイッチングによる電圧変化で LC 共振現象が発生し、図 7 にシミュレーション波形を示すように、電動機端子間に高いサージ電圧を印加させたり、インバータ出力電流にサージ電流が重畳してしまい、三角波の頂点タイミングで電流をサンプリングしているにもかかわらず、基本波成分の抽出を困難にする場合がある。

【0008】サージ電圧やサージ電流の大きさは、インバータ素子のスイッチング速度や配線条件などによって異なるが、配線が長い（ L_o 、 C_o とも大）ほど大きくなる。図 7 は 400V 系インバータを想定した波形であり、三角波キャリア周波数：6 kHz、線路インダクタンス L_o ：21.6 μ H、線路浮遊容量 C_o ：20 nF、線路直流抵抗 R_o ：130 m Ω とする場合である。

【0009】本発明の目的は、キャリア信号になる三角波の頂点で電流サンプリングを行うのに、配線インダクタンスと浮遊容量の影響を少なくして出力電流の基本波成分を抽出できるようにした PWMインバータを提供することにある。

【0010】

【課題を解決するための手段】本発明は、インバータ出力端と電動機との間の配線に L_f と R_f の L-R 並列回路

3
を挿入し、高周波成分を R_f 側に流すことで配線のインダクタンス L_o と浮遊容量 C_o で構成される直列共振回路の減衰率を大きくし、これによりインバータ出力電流に含まれるLC共振によるサージ電流の割合を小さくすることで、基本波電流成分を良好に抽出できるようにしたもので、以下の構成を特徴とする。

【0011】PWM波形でゲート制御される電圧形インバータから配線を通して電動機に電流を供給し、前記配線に設けた電流検出器の検出電流からPWM波形のキャリア信号になる三角波の頂点でサンプリングして出力電流を検出するPWMインバータであって、前記配線の各相にインダクタンス L_f と抵抗 R_f のL-R並列回路をそれぞれ挿入し、前記L-R並列回路のインダクタンス L_f と抵抗 R_f は、前記配線のインダクタンス L_o と浮遊容量 C_o で構成される直列共振回路の減衰率を大きくする定数にした構成を特徴とする。

【0012】また、前記L-R並列回路の定数は、 $R_f = Z_o = \sqrt{L_o / C_o}$ 、 $L_f \geq 2 * L_o$ としたことを特徴とする。

【0013】また、前記L-R並列回路のインダクタンス L_f 側の電流を検出し、インバータの基本波電流成分を抽出する構成を特徴とする。

【0014】また、前記L-R並列回路のインダクタンス L_f の鉄心にホール素子を組込み、電流検出器と兼用した構成を特徴とする。

【0015】

【発明の実施の形態】図1は、本発明の実施形態を示すシステム構成図である。同図が図5と異なる部分は、逆変換回路2の出力端と電動機3の配線接続回路の各相にリアクトル L_f と抵抗 R_f のL-R並列回路13をそれぞれ直列に挿入した点にある。

【0016】上記の構成において、電動機が接続されていない場合の配線路は、簡単なLCR直列回路で表現でき、一般には抵抗分 R_o は、線路の特性インピーダンス $Z_o = \sqrt{L_o / C_o}$ と比較して十分小さいため、インバータ素子のスイッチングによる電圧変化でLCR直列回路は減衰率の小さな振動的応答を示す。

【0017】そこで、本実施形態では、インバータ出力部分にL-R並列回路を挿入し、周波数の高い成分を R_f 側に流すことで L_o 、 C_o と構成される直列共振回路の減衰率を大きくし、インバータ出力電流に含まれるLC共振によるサージ電流の割合を小さくするものである。

【0018】定数設定は、 $R_f = Z_o = \sqrt{L_o / C_o}$ 、 $L_f \geq 2 * L_o$ とし、完全に振動を抑制することはできないが、 R_f での損失を $P_{rf} = C_o * (V_{dc} / s q r t (3)) ^ 2 * 2 * f_o$ 。(ただし、 V_{dc} :インバータ直流電圧[V]、 f_o =キャリア周波数[Hz])程度に抑えることができる経済的な設定とする。

【0019】図2は、本実施形態を400V系インバー

タに適用した場合のシミュレーション波形を示し、図7に比べてサージ電流を大幅に低減でき、出力電流の検出が容易になる。

【0020】図3は、本発明の他の実施形態を示し、同図が図1と異なる部分は各相電流検出器をL-R並列回路13のインダクタンス L_f を通した電流のみを検出する酔う回路接続した点にある。

【0021】本実施形態によれば、 L_f 側に流れる電流のみを検出し、サージ電流成分を検出しにくい構成としており、電流検出を一層容易にする。図4に400V系インバータに適用した場合の L_f 、 R_f およびインバータの出力電流波形を示し、 R_f に流れるサージ電流成分を取り除いた電流検出が可能となる。

【0022】なお、図3に示す実施形態において、 L_f の鉄心にホール素子を組込み、電流検出器と兼用する構成とすることができる。

【0023】

【発明の効果】以上のとおり、本発明によれば、以下の効果がある。

【0024】1) インバータ出力部分にL-R並列回路を挿入し、高周波成分を R_f 側に流すことで配線のインダクタンス L_o と浮遊容量 C_o で構成される直列共振回路の減衰率を大きくし、これによりインバータ出力電流に含まれるLC共振によるサージ電流の割合を小さくすることで、キャリア信号になる三角波の頂点で電流サンプリングを行う電圧形PWMインバータで基本波電流成分を良好に抽出することができる。

【0025】2) 同時に、モータ端子間のサージ電圧を抑制することができる。

【0026】3) L-R回路の L_f の鉄心にホール素子を組込み、電流検出器と兼用すれば、インバータ装置のコストダウンが可能となる。

【図面の簡単な説明】

【図1】本発明の実施形態を示すシステム構成図。

【図2】実施形態における各部波形図。

【図3】本発明の他の実施形態を示すシステム構成図。

【図4】他の実施形態における各部波形図。

【図5】従来のPWMインバータのシステム構成図。

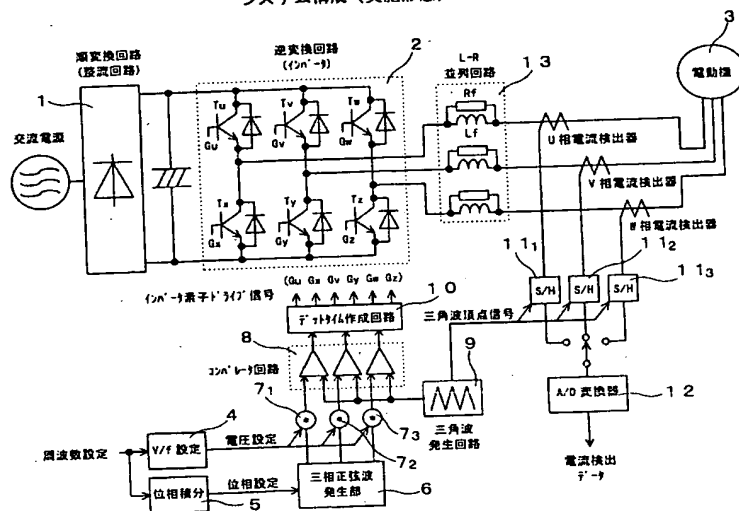
【図6】インバータの出力端と電動機間の配線がない場合の各部波形図。

【図7】インバータの出力端と電動機間の配線がある場合の各部波形図。

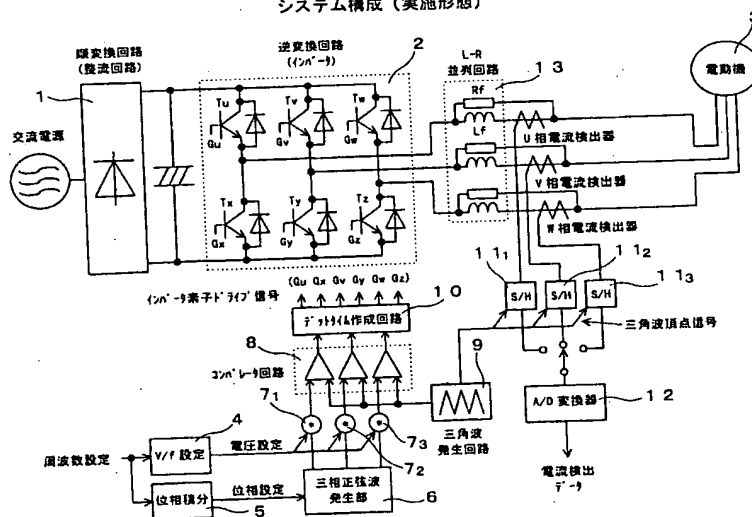
【符号の説明】

- 2…逆変換回路
- 3…電動機
- 9…三角波発生回路
- 11₁～11₃…サンプルアンドホールド回路
- 12…A/D変換器
- 13…L-R並列回路

システム構成（実施形態）

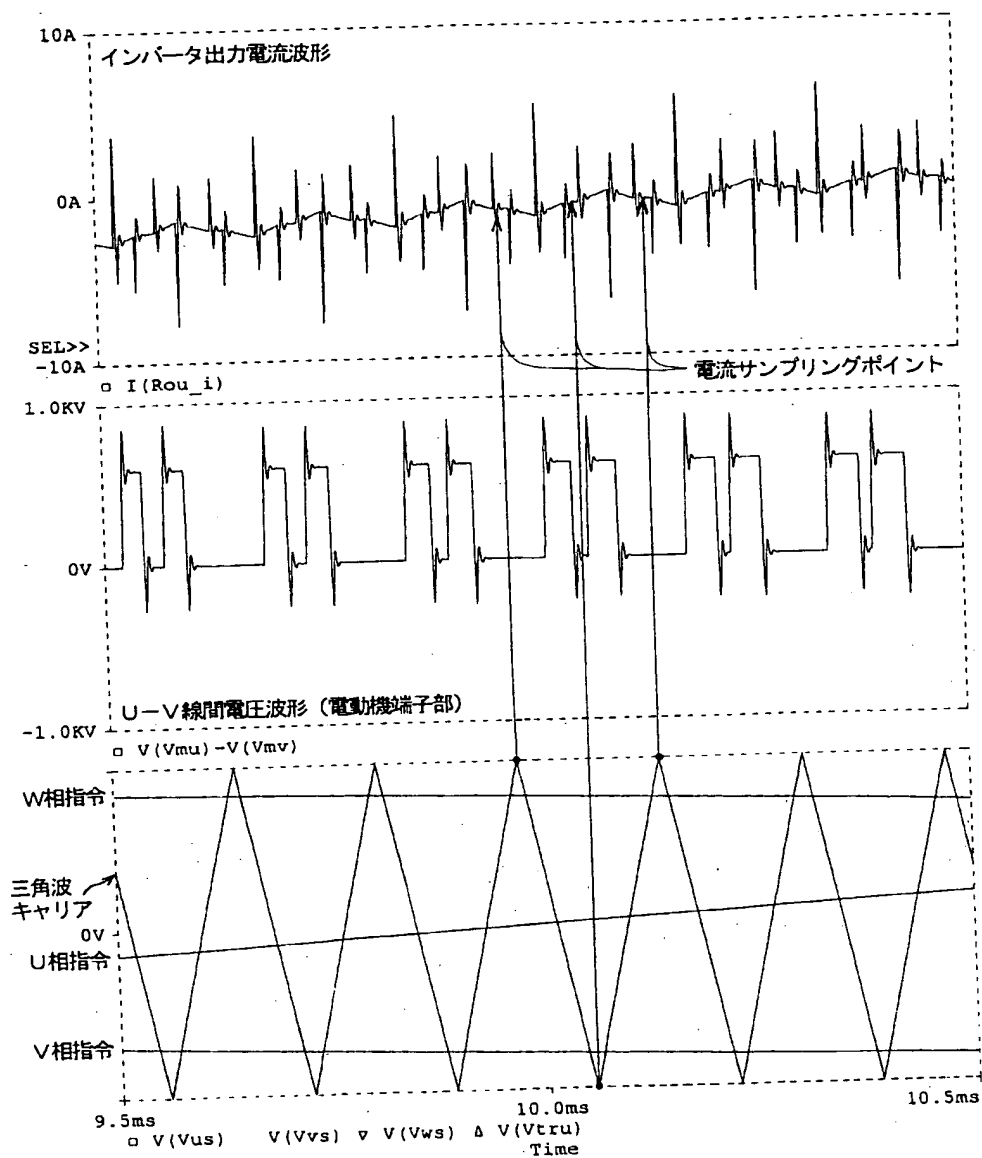


システム構成（実施形態）



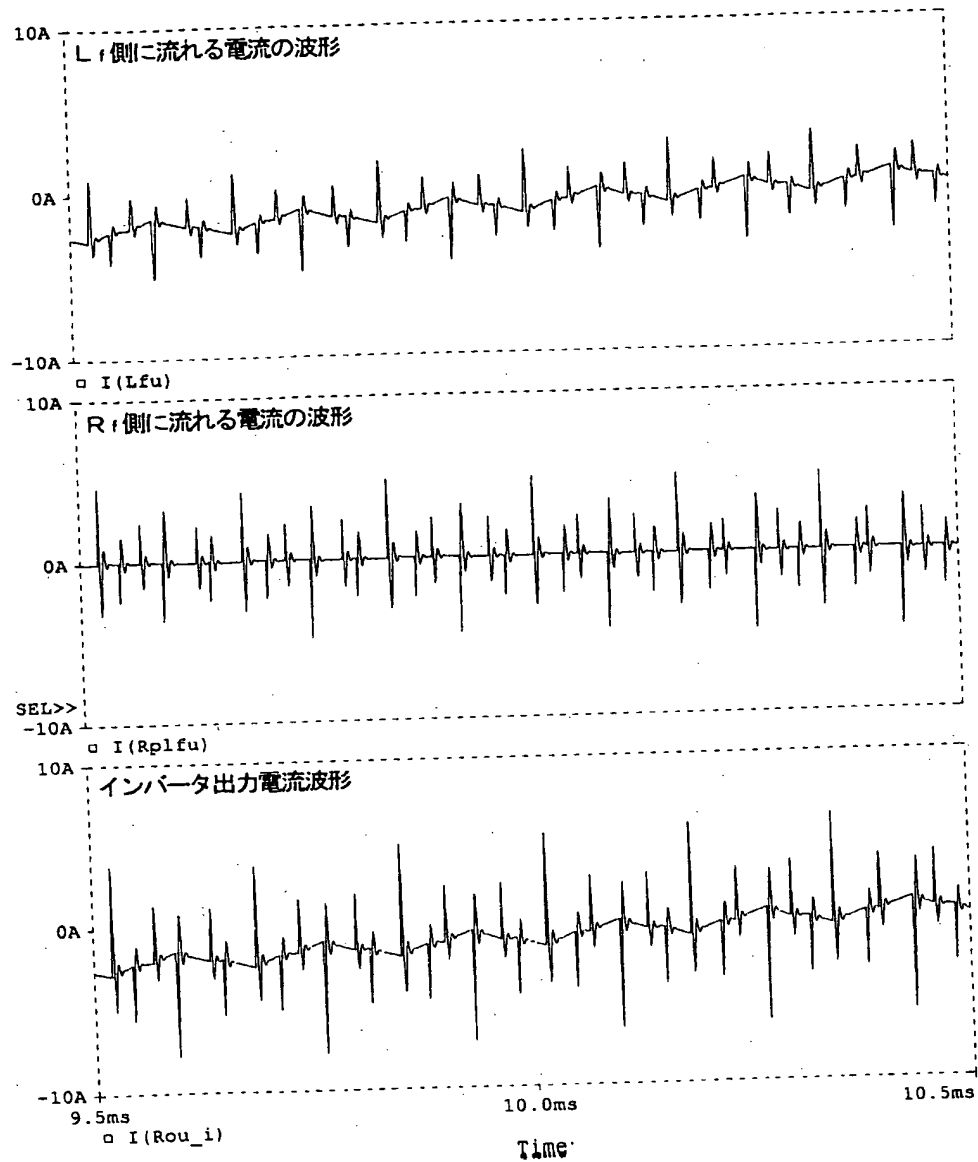
【図2】

実施形態の波形図



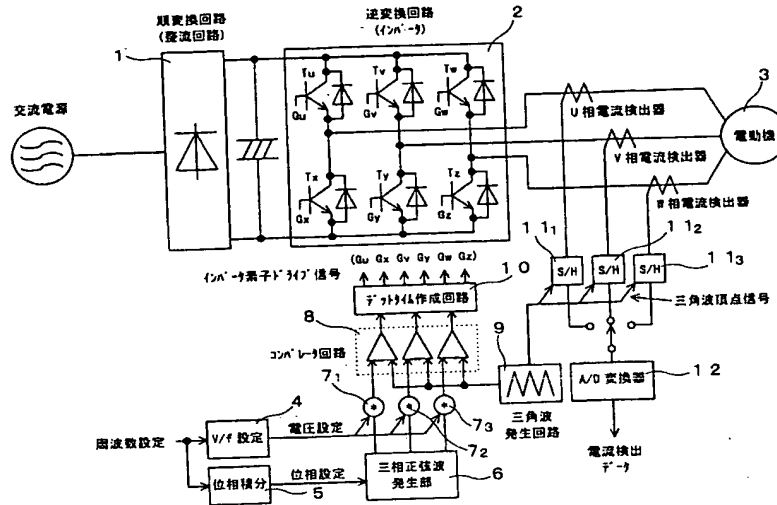
【図4】

L-R回路に流れる電流の波形



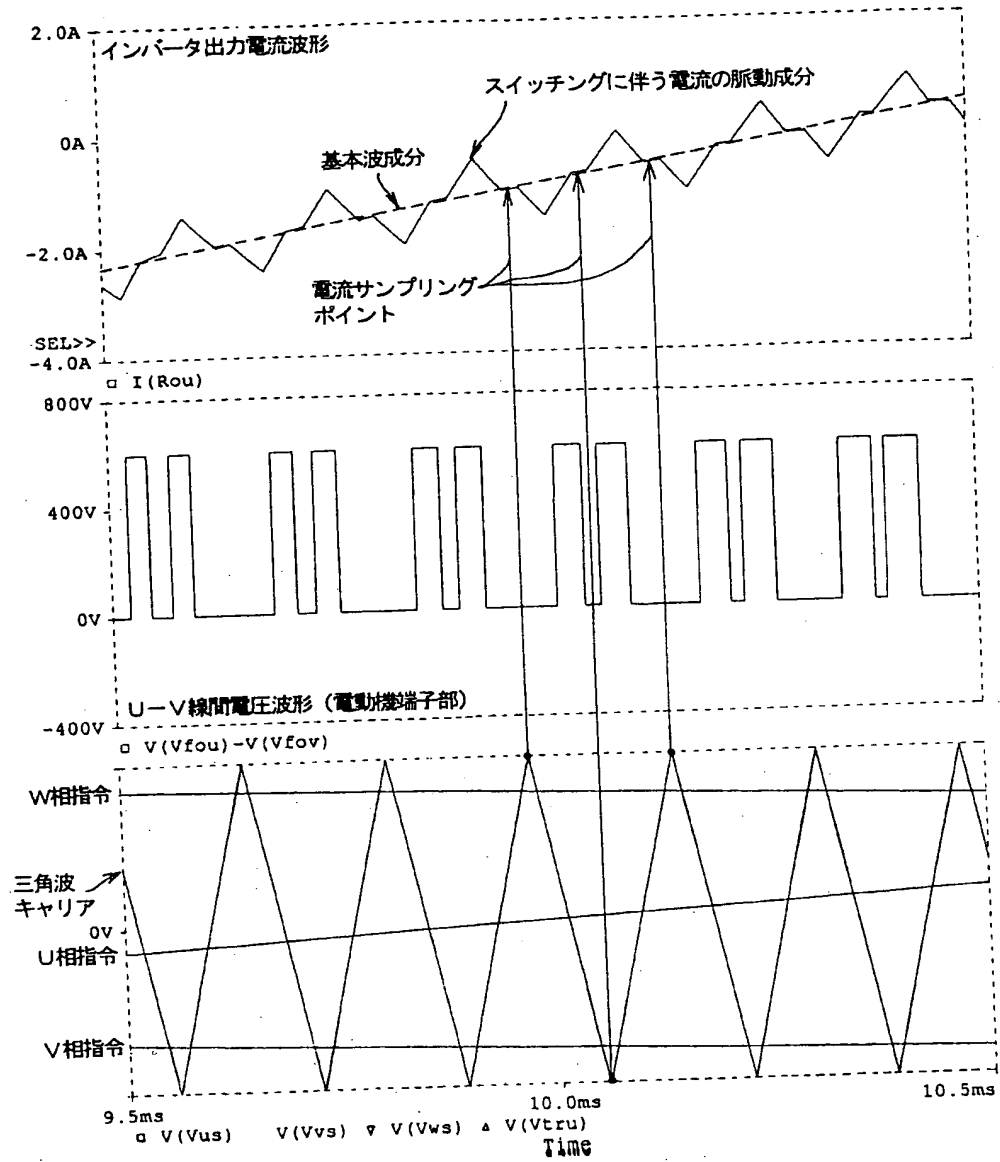
【図5】

PWMインバータのシステム構成 (従来)



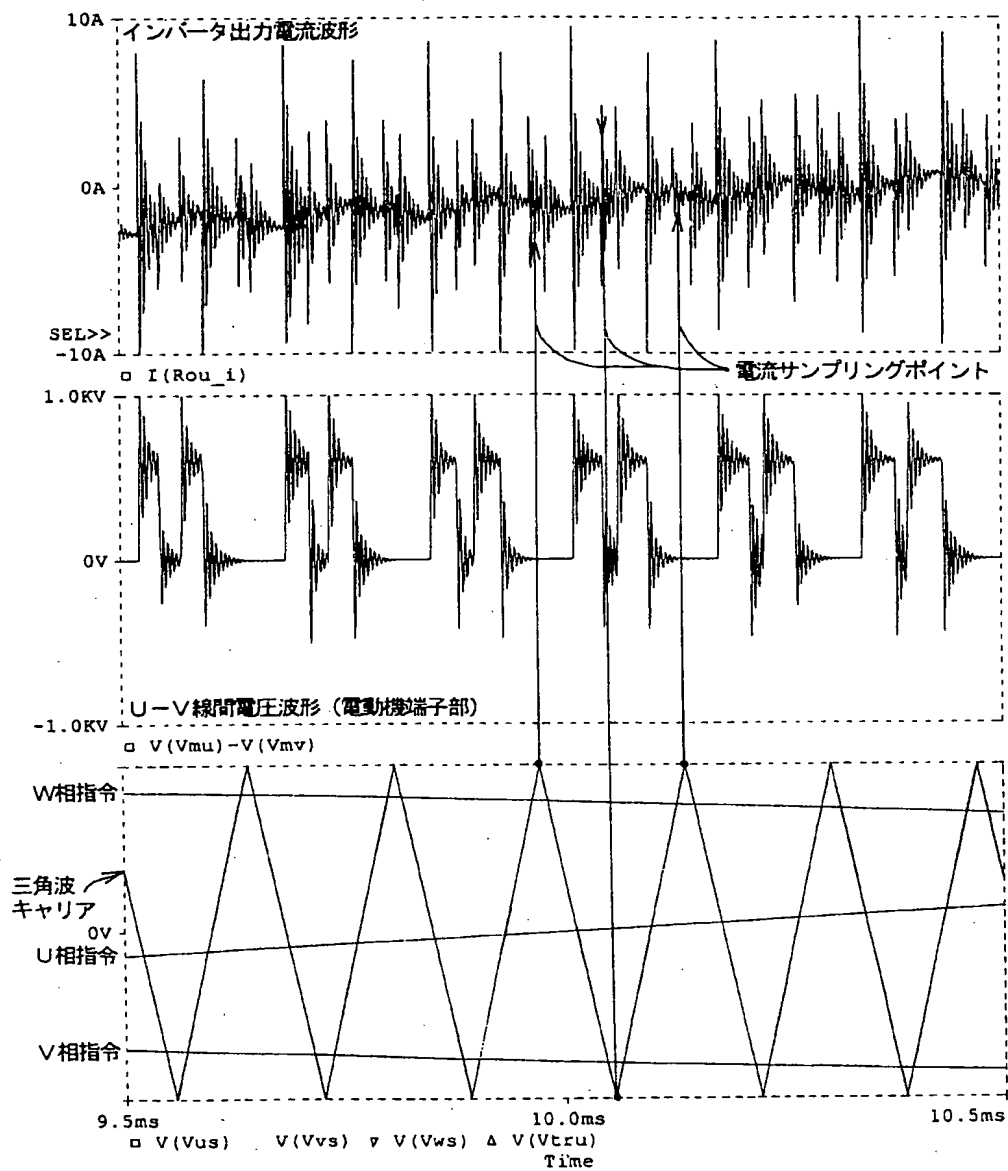
【図6】

インバータ出力端—電動機間の配線がない場合



【図 7】

インバータ出力端—電動機間の配線がある場合



フロントページの続き

F ターム(参考) 5H007 AA04 BB06 CA01 CB05 CC12
DA05 DB01 DC02 EA02 FA01
FA03
5H576 BB05 CC05 DD02 DD04 DD07
EE04 EE15 GG04 HA02 HB02
JJ03 JJ08 JJ16 JJ22 JJ29
LL22 MM04